

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 07159485  
PUBLICATION DATE : 23-06-95

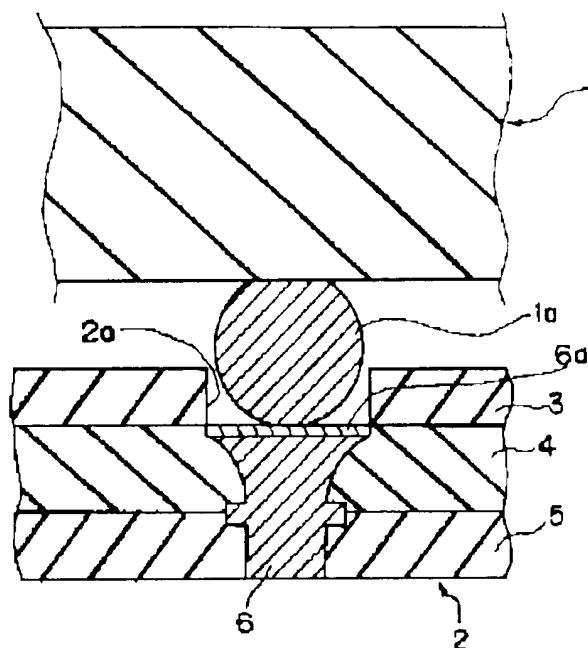
APPLICATION DATE : 06-12-93  
APPLICATION NUMBER : 05304935

APPLICANT : HITACHI LTD;

INVENTOR : MIYAMOTO SEIJI;

INT.CL. : G01R 31/26 G01R 1/073 H01L 21/66

TITLE : TEST BOARD FOR SEMICONDUCTOR  
DEVICE



ABSTRACT : PURPOSE: To surely and electrically connect a test board for semiconductor devices of a flip chip system to a semiconductor device without performing solder reflow.

CONSTITUTION: The ceramic layer 3 of the test board 2 used for screening a conductor device 1 is provided with holes 2a in which CCB bumps 1a stuck to the electrodes of the device 1 are put and electrodes 6 are formed below the holes 2a. The electrical connection between the bumps 1a stuck to the device 1 and the electrodes 6 of the test board 2 is obtained by putting the bumps 1a in the holes 2a formed in the ceramic layers 3 on the surface of the board 2 as if the bumps 1a are dropped in the holes 2a and pressing the device 1 against the board 2.

COPYRIGHT: (C)1995,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-159485

(43) 公開日 平成7年(1995)6月23日

(51) Int. Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 31/26	J			
1/073	D			
H 0 1 L 21/66	B	7630-4M		

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21) 出願番号 特願平5-304935

(22) 出願日 平成5年(1993)12月6日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 宮本 誠司

東京都青梅市今井2326番地 株式会社日立

製作所デバイス開発センタ内

(74) 代理人 弁理士 筒井 大和

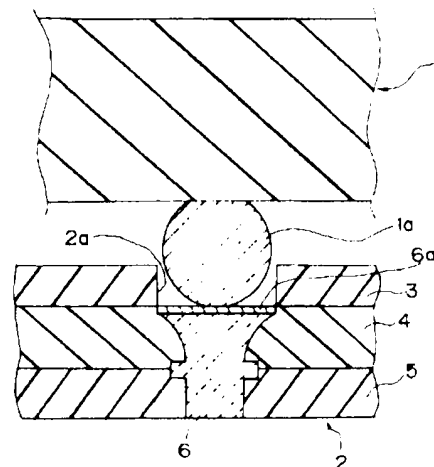
(54) 【発明の名称】 半導体装置のテストボード

(57) 【要約】

【目的】 フリップチップ方式の半導体装置に用いられるテストボードであって、半田リフローを行うことなく、確実に電氣的接続を得る。

【構成】 半導体装置1のスクリーニング用のテストボード2のセラミック層3には、半導体装置1の電極と接合されている複数のCCBパンプ1aと嵌合した位置に穴2aが設けられ、それらの穴2aの下部に電極6が形成されている。半導体装置1に接合しているCCBパンプ1aをテストボード2の表面のセラミック層3に形成された穴2aに落とし込むように嵌合させ、圧力をかけることによりCCBパンプ1aとテストボード2の電極6との電氣的接続を得る。

図 1



1 : 半導体装置

2 a : 穴

【0007】また、半田リフローを使用することにより、フラックスの塗布、フラックス洗浄およびスクレー

【００１９】（実施例１）図１は、本発明の実施例１によるフリップチップ方式の半導体装置が搭載された基板上の電極の要部拡大断面図、図２は、本発明の実施例１によるフリップチップ方式の半導体装置が搭載された基板と半導体の側面図である。

によるフリップチップ方式の半導体装置が搭載されたテストボードを用いたスクリーニング装置の模式側面図である。

【0020】本実施例1において、フリップチップ方式の半導体装置1のスクリーニング用のテストボード2は、表面からセラミック層3、セラミック層4およびセラミック層5の3層のセラミック層からなっており、セラミック層3には、半導体装置1の突起状の電極である複数のCCBパンプ1aと嵌合した位置に穴2aが設けられている。

【0021】また、それらの穴2aの下部には、電極6が形成されている。この電極6は、たとえばタングステンにより形成され、その上部には、たとえば金めっき6aが施されている。

【0022】そして、穴2aの下部に形成されている電極6は、セラミック層5の下面からセラミック層4上面と同一の高さまで形成されている。

【0023】また、このテストボード2の製造方法は、アルミナなどの焼結前のセラミックである3層のグリーンシートに、半導体装置1のCCBパンプ1aと嵌合した所定の位置に、所定の形状のスルーホールを設ける。

【0024】次に、所定の形状のスルーホールが設けられたセラミック層4およびセラミック層5のグリーンシートを積層させる。この積層したセラミック層4、5のグリーンシートは、電極となるタングステンペーストなどを埋め込む。その後、セラミック層3となるグリーンシートをさらにその上層に積層し、焼結させる。

【0025】そして、焼結したタングステンペーストの表面に金めっきなどによって、金めっき6aを施す。よって、セラミック層4、5のスルーホール内には電極6が形成され、セラミック層3のスルーホールにはCCBパンプ1aが嵌合される穴2aが形成されたことになる。

【0026】次に、本実施例の作用について説明する。

【0027】半導体装置1の突起状の電極であるCCBパンプ1aをテストボード2の表面のセラミック層3に形成された穴2aに落とし込むように嵌合させることにより、CCBパンプ1aとテストボード2の電極6とが容易に取り付けられる。

【0028】また、この半導体装置1のスクリーニングは、図3に示すように、スクリーニング用台7の間に設けられた、たとえば、フッ素樹脂やセラミックのメッシュ状の半導体装置固定板8上にテストボード2に嵌合させた半導体装置1を置き、テストボードの裏面の電極6を導電性のニードル9によって押さえつけるように接触させる。

【0029】このニードル9はスクリーニング用のテストボード(図示せず)に接続され、所定の信号がニードル9を介して半導体装置1に入出力されることによりスクリーニングが行われる。

【0030】そして、ニードル9に押さえつけられることにより、CCBパンプ1aとテストボード2およびニードル9は、充分な電氣的接続が得られることができる。また、このスクリーニング時には、半導体装置固定板8に、不活性ガスなどの冷却用溶媒10を吹き付けることにより半導体装置1を冷却することができる。

【0031】それによって、本実施例1では、半田リフローを行うことなく、半導体装置1とテストボード2の電氣的接続が容易に短時間で行うことができる。

10 【0032】また、半導体装置1とテストボード2の接続が機械的接続だけであるので、テストボード2を何度でも再使用することができる。

【0033】(実施例2) 図4は、本発明の実施例2によるフリップチップ方式の半導体装置が搭載されたテストボードの電極の要部拡大断面図である。

【0034】本実施例2においては、フリップチップ方式の半導体装置1とテストボード2との電氣的接続をさらに確実にするために、セラミック層4の表面まで形成されているCCBパンプ1aと嵌合した位置に設けられている電極6の中央部に突起11を設ける。

【0035】この突起11は、ワイヤボンディング技術を用いることにより、たとえば、ボンディング用のワイヤであるアルミニウム製のワイヤを電極6の中央部にボンディングさせ、セラミック層3の厚みよりも短い、所定の長さで切断を行う。

【0036】そして、半導体装置1のCCBパンプ1aを穴2aに落とし込むように嵌合させ、前記実施例1と同様にニードル9により圧力を加えることによってCCBパンプ1aに突起11が突き刺さり、電氣的接続を得ることになる。

【0037】それによって、本実施例2によれば、CCBパンプ1aの高さや位置のばらつきが大きい半導体装置1においても、半導体装置1とテストボード2の接続が、半田リフローを行うことなく機械的接続だけで確実に、短時間で電氣的接続を得ることができる。

【0038】また、半導体装置1とテストボード2の接続が機械的接続だけであるので、テストボード2を何度でも再使用することができる。

【0039】以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものでなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0040】たとえば、テストボード2の材料は、セラミック以外でも良く、ガラスエポキシなどのプリント配線基板用の材料を用いても効果は同様である。

【0041】また、前記実施例1、2のテストボード2の穴2aおよび電極6を半導体チップの電極に接合されているCCBパンプ1aに嵌合されるように設けることにより、パッケージ成形前の半導体チップのスクリーニングを行うこともできる。

【0042】

【発明の効果】本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0043】(1) 本発明によれば、半田リフローを行うことなく、テストボードと半導体装置のCCBバンパとの電氣的接続を容易に確実に得ることができる。

【0044】(2) また、本発明では、上記(1)により、CCBバンパとテストボードの電極とを接触させるための位置認識カメラなどによるアライメント修正および半田リフロー工程に伴うフラックスの塗布、フラックス洗浄およびテスト終了後の半田除去作業、CCBバンパの付け直し作業が不要となり、工数およびコストを削減できる。

【0045】(3) さらに、本発明においては、半田を繰り返し行うことによる半田と電極との化学反応によって電極が削減することがなくなり、テストボードを何度でも使用することができる。

【図面の簡単な説明】

【図1】本発明の実施例1によるフリップチップ方式の半導体装置が搭載されたテストボードの電極の要部拡大断面図である。

【図2】本発明の実施例1によるフリップチップ方式の

半導体装置が搭載されたテストボードの側面図である。

【図3】本発明の実施例1によるフリップチップ方式の半導体装置が搭載されたテストボードを用いたスクリーニング装置の模式側面図である。

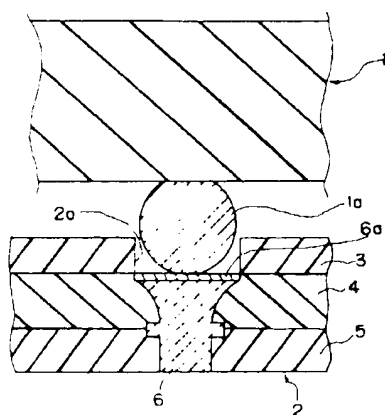
【図4】本発明の実施例2によるフリップチップ方式の半導体装置が搭載されたテストボードの電極の要部拡大断面図である。

【符号の説明】

- 1 半導体装置
- 1a CCBバンパ
- 2 テストボード
- 2a 穴
- 3 セラミック層
- 4 セラミック層
- 5 セラミック層
- 6 電極
- 6a 金めっき
- 7 スクリーニング用台
- 8 半導体装置固定板
- 9 ニードル
- 10 冷却用溶媒
- 11 突起

【図1】

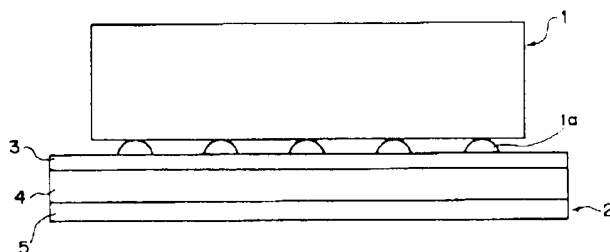
図 1



1: 半導体装置  
2: テストボード  
2a: 穴

【図2】

図 2

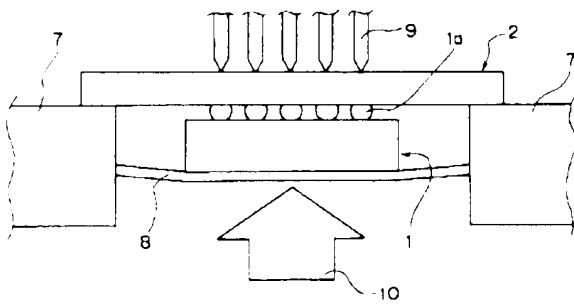


(5)

特開平7-159485

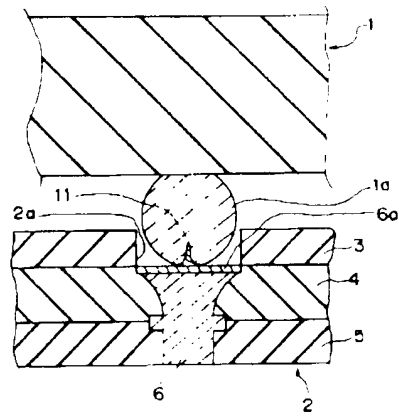
【図3】

図 3



【図4】

図 4



11 : 突起